

**ACCOMPAGNEMENT SPECIFIQUE DES TRAVAUX DE RECHERCHES ET D'INNOVATION
DEFENSE, ASTRID Édition 2017**

PROJET : SWIT-SiC

**RECHERCHE DES PARAMETRES PHYSIQUES ENTRANT DANS LA COMMUTATION
HAUTE TENSION (SWITching) SUB-NANOSECONDE DE DIODES SiC**

**APPLICATION A L'INTEGRATION DE DIODES PROTOTYPES DANS UN
GENERATEUR INDUCTIF DE HAUTE TENSION PULSEE**

AXES THEMATIQUES PRINCIPAUX : Utilisation d'impulsions ultra-brèves - Sources d'énergies compactes – Conception et fabrication de diodes SiC haute tension innovantes

AUTRES AXES THEMATIQUES : Photo-cathodes pulsées – Sources d'électrons femtoseconde et attoseconde – Accélérateurs diélectriques DLA – simulations numériques - Sources pour tubes hyperfréquences et THz

Les générateurs inductifs d'impulsions haute tension ultra brèves à haute fréquence de récurrence, exploitent la capacité de recouvrement de courant des diodes comme interrupteurs à la coupure. La mise sur le marché de la technologie SiC pour l'électronique de puissance voient l'apparition de nouveaux interrupteurs haute tension, avec des avantages importants. Néanmoins, les nouveaux composants ne semblent pas optimisés pour un emploi comme interrupteurs à la coupure.

Ce projet a pour but :

- de définir les paramètres physiques gouvernant le comportement en commutateur rapide à l'ouverture, en haute tension d'une diode SiC, par modèles théoriques et par simulations,
- de spécifier ces paramètres, de fabriquer des diodes SiC prototypes,
- de les tester par intégration dans un générateur inductif de haute tension pulsée.

Les simulations et les fabrications peuvent en même temps améliorer notre expertise sur d'autres caractéristiques de ces diodes, notamment sa tenue aux radiations ionisantes, sa durée de vie et son comportement dans d'autres applications comme l'électronique de puissance

**TYPE DE RECHERCHE : PHYSIQUE APPLIQUEE AVEC APPLICATIONS
INDUSTRIELLES POSSIBLES**

Aide totale demandée :

Durée totale : 31 mois

TABLE DES MATIERES

Table des matières

I. PERTINENCE DE LA PROPOSITION AU REGARD DES ORIENTATIONS DE L'APPEL A PROJETS.....	3
I.1 CONTEXTE ET ENJEUX ECONOMIQUES ET SOCIETAUX.....	7
I.2 CONTEXTE ET RETOMBEES DEFENSE.....	7
II. POSITIONNEMENT ET OBJECTIFS DE LA PROPOSITION DE PROJETS.....	8
II 1 Objectifs.....	8
II 2 État des connaissances.....	14
II 3 Évaluation du projet.....	16
III. PROGRAMME SCIENTIFIQUE ET TECHNIQUE , ORGANISATION DU PROJET.....	17
III.1 PROGRAMME SCIENTIFIQUE ET STRUCTURATION DU PROJET.....	17
III.2 MANAGEMENT DU PROJET.....	17
III.3 DESCRIPTION DES TRAVAUX PAR TACHE.....	18
III.4 CALENDRIER DES TACHES , LIVRABLES ET JALONS.....	19
III.4.1 Justification des tâches.....	20
III.5 JUSTIFICATION SCIENTIFIQUE DES MOYENS DEMANDES.....	24
IV. PRESENTATION DU PARTENARIAT.....	29
IV.1 DESCRIPTION , ADEQUATION ET COMPLEMENTARITE DES PARTENAIRES. .	31
IV.2 QUALIFICATION DU COORDINATEUR DU PROJET.....	32
IV.3 QUALIFICATION , ROLE ET IMPLICATION DES PARTICIPANTS.....	33
V. STRATEGIE DE VALORISATION , DE PROTECTION ET D ' EXPLOITATION DES RESULTATS , IMPACT GLOBAL DE LA PROPOSITION.....	35
V.1 Valorisation.....	35
V.2 Protection.....	35
V.3 IMPACT GLOBAL DE LA PROPOSITION.....	36
V BIBLIOGRAPHIE.....	37

I. PERTINENCE DE LA PROPOSITION AU REGARD DES ORIENTATIONS DE L'APPEL A PROJETS

Notre présentation, c'est-à-dire la production et l'utilisation d'impulsions haute tension ultra-brèves, s'inscrit dans un développement plus large, celui de nouvelles sources d'électrons femtoseconde pour «l'accélérateur in-chip». En effet, la réalisation de procédés alternatifs d'accélération d'électrons -ici les accélérateurs diélectriques- implique des performances accrues des sources d'électrons, notamment l'émittance (la luminosité) et la formation de paquets courts (femtoseconde et attoseconde). La formation de ces paquets est prévue dans le cadre d'une photo-cathode pulsée en haute tension ultra-brève, comme nous le préciserons dans la suite. Mentionnons que les laboratoires de nos collègues de la DGA disposent eux-aussi d'accélérateurs de particules et que cela peut devenir une thématique commune.

Vis-à-vis des orientations de l'appel à projets ASTRID 2017, le projet *SWIT-SIC* peut en première analyse entrer dans les thématiques suivantes :

§	TITRE	APPLICATIONS
6.3.1	Sources d'énergie compactes et agiles en fréquence ...	TUBES TERAHertz
6.3.5	Formes d'onde optimales ...	BROUILLEURS
6.4.1	Composants innovants pour chaînes hyperfréquence...	GENERATEURS D'HARMONIQUES
6.5.2	Utilisation des impulsions femtoseconde...	SPECTROSCOPIE
6.6.3	Techniques et matériaux pour stockage d'énergie électrique...	STOCKAGE IMPULSIONNEL

Il s'inscrit transversalement à différentes rubriques de l'appel d'offre. En effet, nous développons un «composant», et non un système (bien que ce composant soit prévu par la suite dans notre système).

Les impulsions rapides haute tension sont utilisées telles quelles (non modulées), pour le déclenchement d'effets énergétiques, et il s'agit dans ce cas de Fortes Puissances Pulsées, les applications étant par exemple la détection des mines, les lanceurs électriques (projet CIGAR de l'ISL) ou d'autres applications de défense au moyen du radar ultra large bande ULB [[[BENOIT]]] Certains générateurs inductifs à diodes existent déjà jusqu'à 100kV crête[[[UVARIN]]], certains d'entre eux exploitent des diodes DSRD en silicium, par exemple 50 diodes 2kV montées en série.

La possibilité de générer des impulsions de courant intense ou des hautes tensions élevées, dépend principalement de la technologie du générateur, du fait de la configuration de l'interrupteur parallèle. On conçoit néanmoins que la partie recherche de notre projet puisse servir à définir d'autres diodes DSRD pour des générateurs plus puissants, utiles aux applications à fort courant ou très haute tension. Les principales avancées que nous prévoyons dans notre étude, mise à part les temps de montée courts, sont des fréquences de récurrence élevées et la réduction du jitter de déclenchement.

Lorsque ces impulsions sont associées à une modulation, nous trouvons les tubes THz, et les composants de chaînes hyperfréquence. Dans le cadre d'applications militaires et sécurité, par comparaison avec les équipements de télédétection (laboratoire CNRS de Dunkerque par exemple), nous suggérons que la gamme des fréquences proche THz, puisse être explorée par un radar à base de tubes hyperfréquences de type BWO pour la détection des toxiques gazeux. Dans tous ces cas,

une alimentation impulsionnelle haute tension servant de pompe à un tube hyperfréquence très haute cadence, peut justifier nos efforts pour la réalisation d'un interrupteur haute tension performant.

Vis-à-vis du CNRS et de la physique des accélérateurs

Les accélérateurs in-chip actuellement en évaluation dans quelques laboratoires d'accélérateurs linéaires (SLAC, PSI,...), au même titre que l'accélération laser-plasma, nous font espérer non seulement la réduction du projet futur 100TeV «SuperLHC» du CERN avec un BTP -annoncé- de 100km à une installation de 10km environ, mais aussi la mise à disposition d'accélérateurs compacts de coûts plus faibles dans un grand nombre de domaines civils et militaires.

Nous avons choisi de générer les paquets d'électrons avant accélération, en mode «photo-field», c'est-à-dire en mode photo-ionisation assistée par le champ. Pour résumer ce mode, la photo-cathode émissive de la source d'électrons est pulsée par un générateur haute tension à temps de montée subnanoseconde, et on superpose à cette impulsion électrique, l'impulsion (femtoseconde) du laser. L'avantage du mode photo-field est qu'il permet l'utilisation de laser en proche infra rouge à rendement quantique égal, lasers beaucoup moins onéreux que les lasers proche UV actuellement employés pour les photo-cathodes. Notre projet, en technologies dites chaudes, peut aussi permettre l'emploi de cathodes économiques à vides moyens et température ambiante.

Notre projet inclut une recherche en physique appliquée aux semi-conducteurs. D'autre part notre source d'électrons étant à faible charge (et fréquence élevée), le générateur sera développé pour présenter une forte impédance de sortie (générateur de courant) pour une meilleure adaptation d'impédance à la photo-cathode, ce qui est par ailleurs paradoxalement plus difficile

La mise au point d'un générateur d'impulsions haute tension rapide est donc une étape essentielle, et ses performances doivent être bien au-delà des générateurs haute tension classiques à décharge de capacité. Pour en citer quelques-unes, le temps de montée (inférieur à 100ps), la fréquence de récurrence (supérieures à 1Mhz) la tension (10kV crête, mais des tensions plus élevées sont largement possibles), le jitter, dont l'objectif est le domaine picoseconde, la compacité, le coût, la reproductibilité, la robustesse et la durée de vie de tels interrupteurs étant aussi des avantages appréciables.

Une autre application, en physique des accélérateurs, a été proposée au CERN par des laboratoires universitaires, avec des réalisations proches de nos objectifs [[[MERENSKY]]] [[[SHMILOVITZ]]]. Il s'agit de générateurs d'impulsions pour la déviation électrostatique de faisceaux, ou kickers, qui sont demandés dans certains autres accélérateurs comme au GANIL à Caen, et pourraient être développés au Lal par la suite.

Les avantages des générateurs inductifs

Les générateurs inductifs comportent plusieurs avantages :

- Le stockage de l'énergie est majoritairement celui d'une inductance, dont le rapport volume/stockage d'énergie est meilleur que celui d'un condensateur, on parle d'un rapport 10 pour les Fortes Puissances Pulsées,
- un composant à la coupure n'est pas traversé par l'impulsion de sortie, à la différence des

composants à la fermeture. Son échauffement et sa durée de vie en sont donc très nettement favorisés. La raideur de l'impulsion ne dépend plus des inductances du circuit, lesquelles sont difficiles à réduire au-delà de quelque dizaines de nanoHenry lorsque l'on emploie des générateurs capacitifs,

- les courants et tensions crêtes possibles, ainsi que les fréquences de répétition sont très importants.

Actuellement, les générateurs inductifs à l'état solide sont peu développés en France. Ils sont étudiés aux USA [[[SOUTHERN]]], par la société Diversified Technology (DTI) et en Europe, via l'Allemagne par exemple (société FID technology GmbH). Nous ne manquons pas d'experts français en FPP, par exemple chez la société ITHPP, mais la technique inductive est délicate, et souffre du manque d'interrupteurs à la coupure performants. Depuis les travaux de Grekhov [[[GREKHOV]]], la Russie détient une expertise qu'elle a commercialement transférée aux USA. Il s'agit ici de diodes à la coupure dites «DSRD» (Drift Step Recovery Diode) développées initialement en composants silicium.

L'utilisation de composants en SiC

Remplacer le silicium, qui est aujourd'hui le semi-conducteur le plus utilisé en électronique de puissance, par des semi-conducteurs à plus large bande interdite comme le SiC, permet d'améliorer l'efficacité énergétique des composants de puissance et même à terme la réduction drastique de la taille des composants pourra envisager également une diminution du coût global de fabrication.

Les champs électriques élevés qui peuvent se développer dans le SiC permettent de réaliser des composants avec une plus grande tenue en tension et de réduire leur taille d'un facteur d'au moins 100. Les résistances électriques à l'état passant des couches sont ainsi fortement réduites malgré une mobilité réduite. Ainsi dans les convertisseurs de puissance on peut réduire le nombre de composants en série et diminuer ainsi l'encombrement et fortement les pertes en commutation. La vitesse de saturation élevée permet également des commutations rapides.

La large bande interdite du SiC (3 fois supérieure à celle du silicium) implique une faible concentration intrinsèque des porteurs (ni) et des extrêmement faibles courants de fuites obtenus en polarisation inverse. Le SiC présente également une très faible conductivité thermique, ainsi avec des systèmes de refroidissement adaptés une évacuation plus aisée des calories peut être envisagée dans les composants basés sur SiC et des plus fortes densités de courant que dans le cas du silicium.

Le SiC est un matériau semiconducteur se présentant sous plusieurs variétés ou polytypes dont le plus courant pour le marché de l'électronique de puissance, est le SiC-4H. Or, les diodes industriellement développées sont des redresseurs dits «soft recovery», dont le but est justement d'éliminer toute capacité de stockage d'énergie (recouvrement) en commutation et de ne pas générer de perturbations de commutation pour les électroniques des convertisseurs à découpage.

L'un des paramètres physiques pouvant contribuer aux performances est la configuration cristalline. Le principal paramètre est néanmoins le profil de dopage. Ce dernier paramètre est généralement la propriété des fournisseurs, et n'est pas communiqué. Dans tous les cas, il est clair que seule une recherche indépendante des objectifs commerciaux nous permet l'optimisation de diodes DSRD.

Or cette optimisation est cruciale à deux points de vue :

- l'exploration à but scientifique, de faisabilité de temps de montée en haute tension à l'état solide,

soit en-deçà des 100 picosecondes, et la compréhension de la physique et de la technologie associées,

- la nécessité de facteurs de forme abrupts pour l'obtention de fréquences de récurrence élevées.

Par exemple, un temps de montée nanoseconde et des largeurs de signal associées nous interdisent des fréquences de récurrence supérieures à 100MHz. Le futur accélérateur in-chip pour la physique des particules, nécessitera des fréquences de plusieurs dizaines de MHz pour une luminosité suffisante, même si les applications en spectroscopie et médicales sont peut-être moins gourmandes.

L'intérêt de la haute tension rapide

L'un des changements notables induits par la haute tension rapide, permet les hautes tensions de pompe dans le domaine des émetteurs THz. Actuellement, les scanners médicaux fonctionnent sur la base de circuits de puissance de type klystrons, alimentés par des impulsions haute tension de pompe de largeur microseconde, modules en bandes S ou L, et à des fréquences de récurrence de quelques dizaines de Hz.

Ces équipements très coûteux et peu compacts, de disponibilité faible, pourraient être remplacés par des accélérateurs médicaux de type in-chip. Un laser de 100nJ en longueur d'onde 1µm tient dans un rack de hauteur 500mm. Un générateur inductif, comportant l'alimentation impulsionnelle nanoseconde de pompe et associé à une photo-cathode modulée par un laser THz ou proche IR, tient à peu près dans la même hauteur. Nous estimons l'ensemble du système à une baie d'équipement, permettant des paquets THz (picoseconde) ou des paquets courts d'électrons.

Un autre axe important est actuellement celui de la spectroscopie ultra-brève résolue en temps, employant les sources d'électrons pour sonder la matière. La longueur d'onde de Broglie d'un électron de 100eV à 10keV est dans le domaine de 120pm à 12pm. L'intérêt des sources d'électrons à ultra faible émittance et faible charge n'est pas seulement la longueur d'onde, mais la longueur de cohérence, permettant des expériences de diffraction uniques en physique de base [BACH]. L'emploi de photo-cathodes pulsées par haute tension rapide, en remplacement des canons thermoïoniques, peut se révéler un composant de ces systèmes expérimentaux.

Nous avons abordé plus précisément deux importantes applications, médicale et spectroscopie, mais nous pouvons citer bien d'autres exemples dans le domaine civil :

- les générateurs pour l'électrophorèse, pour la polarisation des cellules cancéreuses, où les diagnostics sont encore loin d'être à maturité, [REBERSEK]
- les générateurs d'ionisation pour la purification des aliments [CAMPBELL]

D'autre part, le mode photo-field décrit précédemment, apparaît comme une solution intéressante, et les générateurs haute tension pulsés, associés à une photo-cathode à micro pointes (FEA, Field Emitter Arrays) sont une alternative aux photo-cathodes utilisées en transmission, car elles permettent l'émission de paquets d'électrons de 30 femtosecondes, par rapport à la limite des photo-cathodes planes de 70fs environ [], et ce, dans des caractéristiques d'émittances transverse très nettement plus faibles. Naturellement, il est possible d'appliquer une haute tension continue à la photo-cathode, mais la haute tension pulsée apporte des avantages importants (évacuation de la charge d'espace, protection de la cathode au bombardement ionique, augmentation des tensions appliquées, autoconditionnement...).

I.1 CONTEXTE ET ENJEUX ECONOMIQUES ET SOCIETAUX

Les enjeux sont essentiellement économiques, puisqu'ils permettent, au travers de cette étude de base, de développer un équipement aux fonctions innovantes, dont le transfert à l'industrie française voire européenne est envisageable. Le transfert de technologies à l'industrie peut s'effectuer à plusieurs niveaux:

- l'expertise de simulation des paramètres en semi-conducteurs au moyen des logiciels spécialisés TCAD de type archimede ou Synopsis Sentaurus, ce dernier étant une spécialité de nos partenaires.
- la maîtrise de la fabrication de diodes spécifiques, avec des caractéristiques désirées pour des applications en haute tension rapide, voire dans d'autres domaines. Nous sommes aussi intéressés par l'optimisation haute tension et par l'évaluation de la résistance aux radiations ionisantes pour les détecteurs en physique des particules,
- la mise au point de générateurs inductifs compacts comportant les diodes DSRD précédentes; des performances en temps de montée extrême impliquent des précautions particulières en câblage, implantation (le bonding lui-même est une partie de l'étude) de telle sorte que la partie commutation se rapproche d'un circuit hyper-fréquence, par analogie avec les commutateurs à décharge [BAUM]

Ces enjeux sont essentiellement économiques, puisqu'il peut s'agir de retombées industrielles. La réduction du volume et du coût des équipements, a naturellement des conséquences sur la société, comme on l'a vu pour les équipements médicaux.

I.2 CONTEXTE ET RETOMBEES DEFENSE

Les générateurs de test des centres d'essai militaire par exemple, peuvent bénéficier de la migration des technologies à l'état solide SiC. et leur remise à niveau serait possible à des coûts raisonnables.

Ceci couvre les essais de susceptibilité en impulsion des équipements embarqués par exemple.

L'étude proposée s'inscrit dans une tentative d'associer la physique des semi-conducteurs, les procédés de fabrication et l'électronique haute tension dans un processus de conception intégré. Naturellement ce processus existe, nous nous proposons de l'intensifier, en lien avec la thématique de décloisonnement des activités de recherche. L'équipe du projet groupe en effet plusieurs spécialistes de domaines différents, allant de la simulation et des modèles physiques aux procédés de micro-électronique, au bonding et au montage et au test d'étages électroniques en haute tension.

L'originalité de notre projet est d'évaluer -et optimiser- les performances en commutation des diodes haute tension en technologie SiC, en les concevant et en les fabriquant, pour les placer dans un environnement de commutation réel, avec en même temps des fréquences de récurrence importantes, des temps de montée et des jitters très faibles.

II. POSITIONNEMENT ET OBJECTIFS DE LA PROPOSITION DE PROJETS

II 1 Objectifs

Les objectifs du projet doivent nous permettre de rechercher des performances en commutation haute tension dans le domaine des 100ps voire moins, par intégration dans un générateur inductif. Des générateurs rapides existent, basés sur l'emploi de diodes SRD, mais leur tension est généralement limitée à quelques centaines de Volts, et la structure des diodes SRD, de type jonction Schottky, est très différente -et incompatible- de celle des diodes DSRD envisagées dans l'environnement haute tension.

Les barrières de performance sont 100ps pour les temps de montée, 1MHz pour les fréquences de récurrence. Le jitter, c'est-à-dire la capacité de synchronisation fait partie de l'étude. Nous espérons atteindre des précisions de déclenchement de l'ordre du temps de montée ou moins. Il est à noter que le jitter est nettement dépendant de la topologie du générateur. La publication [SHMILOVITZ] fait état de jitters de l'ordre de 30ps.

Les limites de tension et de courant ne font pas partie de notre étude, mais des niveaux élevés s'obtiennent par des montages série/parallèle. Mentionnons que des générateurs nanoseconde fonctionnent jusqu'à des tensions crête 250kV[YALAND] avec des éclateurs à gaz et des lignes Blumlein dans des volumes extrêmement compacts mais à des fréquences de 100Hz. Nos objectifs en courant sont 200A crête (sous 10kV), mais un assemblage parallèle permet d'atteindre le kA. Comme toujours, ce dernier est plus délicat que le montage série. Des versions fort courant des diodes DSRD sont possibles par dimensionnement adéquat.

Nous allons passer en revue nos objectifs en analysant les difficultés techniques et les idées que nous proposons pour les résoudre.

La commutation rapide en haute tension

L'un des principes de commutation en haute tension dans une diode est connu depuis les travaux de Grekhov [EFANOV]. Il s'agit d'exploiter la capacité de «recouvrement de courant» d'une diode lors de l'inversion de courant à ses bornes, par évacuation de ses porteurs minoritaires, et restauration rapide de la zone de déplétion. Cette restauration rapide implique la coupure de courant par la diode, et donc son comportement en interrupteur à la coupure. La question, qui a déjà été esquissée dans la littérature, est de connaître la limite temporelle basse de cette phase de coupure, laquelle dépend de la vitesse de l'onde de restauration de la déplétion, en particulier de la mobilité des porteurs, de la longueur de la zone intrinsèque, et du profil de dopage. Très abusivement et pour simplifier, une diode de type Schottky ou PN serait la limite d'une diode PiN à zone intrinsèque nulle. Mais la zone intrinsèque participe à la tenue en haute tension. On voit donc que le résultat sera un compromis, où nous bénéficions d'une part des performances du SiC (le polytype SiC-3C semble particulièrement intéressant) pour la mobilité et le champ critique de tenue, et d'autre part de la géométrie de l'échantillon à zone intrinsèque minimale. Les protections haute tension, statiques

(pourquoi pas dynamiques?) aideront probablement à la réduction des longueurs de propagation, dans une proportion qui est loin d'être triviale, car la géométrie des électrodes peut se révéler complexe.

Les diodes DSRD en technologie Silicium ont une tenue statique de 2kV environ. Le SiC permet, dans les mêmes volumes, d'atteindre 6 à 10kV. Notre projet est basé sur le développement de diodes 6 et 10kV. Nous voyons par ailleurs que le nombre d'étages mis en série sera beaucoup plus faible pour des tensions de sortie importantes.

Nous parlons de fonctionnement dynamique dans des modes ultra-brefs, fonctionnement qui ne fait pas l'objet de nombreuses publications. Dans le principe de publication exposé, la diode fonctionne en amplificateur de courant et en compresseur temporel, les rapports typiques sont compris entre 3 et 10. Une onde de quelques nanosecondes de temps de montée générera une impulsion plus courte, de temps de montée 3 à 10 fois plus faible. Ceci n'est vrai que si la diode est correctement conçue et polarisée, sinon le rendement de l'étage sera rédhibitoire, et c'est une des principales difficultés de l'étude. Notre étude préliminaire au Lal/Depacc [BABIGEON] a confirmé la criticité de synchronisation entre la fin du courant direct et l'impulsion de courant inverse, à la dizaine de nanoseconde près.

Seule une conception préliminaire, suivie d'une fabrication adaptée permet donc de satisfaire ce type de performance. Atteindre des objectifs encore plus ambitieux en terme de temps de montée que les caractéristiques publiées (quelques centaines de ps), soit la gamme 10ps-100ps, serait possible par l'adjonction d'un étage supplémentaire en cascade, comme nous l'avons simulé par un modèle Spice. Nous ne traitons pas ici le sujet des étages supplémentaires, des composants SAS, ni de la «post-compression» par lignes non linéaires [CASE]. Bien sûr, ces adjonctions permettent de gagner encore en performance, mais nous conservons ici une démarche de séparation logique dans l'étude des phénomènes de commutation.

La conception diodes de puissance haute tension a fait l'objet de travaux de thèses à laboratoire AMPERE, associée au laboratoire Ampère, depuis une dizaine d'années[VANG][HUANG]. Mais le régime ultra-bref est de nature à modifier la conception, au départ prévue pour le champ statique. Aujourd'hui, peu d'études portant sur le SiC, permettent de nous éclairer sur les paramètres déterminants les caractéristiques dynamiques dans un environnement haute tension. Les principaux paramètres à étudier sont en résumé les suivants :

- type de réseau cristallin (4H, 3C...)
- nature de la zone intrinsèque,
- profil de dopage, un profil de type P étant aujourd'hui préférentiel[CHUDOBIAK],
- protections haute tension,
- nature et protection du bonding et de l'encapsulation.

Jusqu'ici l'influence du milieu cristallin, c'est-à-dire la répartition des plans, et l'orientation des indices de Miller par rapport à la surface ont été peu étudiés dans le cadre des performances en dynamique. Le challenge sera certainement non pas la modélisation, mais le contrôle des caractéristiques de fabrication.

Si les théories classiques mentionnant l'établissement d'une onde progressive rétablissant la zone de déplétion s'avèrent applicables au SiC -ce qui nous semble logique- , la maîtrise de la vitesse de

saturation de cette onde, plus grande dans le SiC d'un rapport 2 par rapport au Silicium, est primordiale. Nous ne pouvons calculer directement cette vitesse dans l'hypothèse d'un intervalle homogène car les profils d'anode et de cathode ne sont pas linéaires, pour des raisons de conception haute tension.

Par ailleurs, cette vitesse dépend du coefficient de diffusion, donc du profil dopage de la diode et de la durée de vie des porteurs minoritaires. Le problème est alors la modélisation de phénomènes transitoires dans un milieu inhomogène (3D), sachant que les principaux logiciels TCAD représentent ce milieu comme une géométrie 2D.

Un des paramètres non cités est la température interne. Celle-ci agit sur la tenue en tension et sur le courant direct, mais peut-être aussi sur les caractéristiques dynamiques. Les essais à fréquence de récurrence élevées doivent permettre d'évaluer la dépendance en température des réponses temporelles.

L'obtention de fréquences de répétition élevées

Ces performances dépendent principalement :

- de la conception de la diode DSRD,
- de la conception du générateur inductif,

Dans l'état actuel des connaissances, peu de données pratiques existent sur un fonctionnement de diode DSRD à haute fréquence de récurrence. L'échauffement du composant est très probable, mais nous pouvons probablement y remédier par une régulation, voire un refroidissement actif du composant, au niveau de drains thermiques sur la carte, car nous envisageons une version CMS, dans la prolongation des études au LABORATOIRE AMPERE.

Pour ce qui concerne les générateurs inductifs, nous devons inverser le courant aux bornes de la diode à une cadence MHz. Les pilotes électroniques (drivers) de composants de puissance sont réalisés en majorité par transformateurs d'isolation ou par étages opto-électroniques. Les publications actuelles basées sur des drivers par transformateurs, ne dépassent pas des fréquences de 100kHz, essentiellement du fait du temps de réinitialisation magnétique de ces transformateurs. Les étages opto-électroniques permettent par contre des fréquences dépassant le MHz. Le problème sera d'optimiser ces étages pour la fréquence la plus élevée possible. Naturellement, ces étages de puissance polarisant la diode DSRD vont aussi chauffer, fonctionnant à de telles fréquences. Les mêmes solutions de refroidissement sont alors à envisager.

Dans le cadre de notre proposition, nous ne pouvons élaborer un équipement opérationnel **en fonctionnement continu** à plusieurs dizaines de MHz, ce serait l'objet d'une industrialisation. Nous proposons de travailler en mode Burst, par exemple avec une séquence de 10 impulsions à la fréquence 1MHz, l'ensemble étant cadencé à quelques dizaines de Hz. (Notre générateur actuel permet une cadence de 10Hz).

La réduction du jitter

C'est la question la plus difficile, elle fait par exemple partie d'appels d'offre récents du DoD en 2015 pour Fortes Puissances Pulsées (Advanced Solid State Switch (Diode) Materials for High Rep Rate Pulse Power Systems and High Power Radio Frequency (HPRF) Applications Navy STTR 2015.A - Topic

N15A-T023). Les réseaux d'antennes ultra large bande demandent une synchronisation des impulsions de puissance à 1 picoseconde près, et probablement beaucoup moins encore pour les accélérateurs diélectriques. Le département accélérateurs du Lal travaille sur des synchronisations, de l'ordre de 1picoseconde pour les installations du Lal. Les jitters obtenus par les électroniques rapides -mais conventionnels- sont de l'ordre de 30 ps. Nous ne pouvons garantir une solution à 1ps, uniquement basée sur une électronique, même performante, dans le cadre de cette proposition. Néanmoins nous pouvons proposer un ensemble de mesures pour faire évoluer notre générateur d'impulsions vers des jitters plus faibles. Remarquons que l'instant de la coupure dans la diode est lié à la fin de la période de recouvrement de courant, c'est-à-dire lorsque les porteurs minoritaires sont évacués. A cet instant, le champ électrique s'établit dans la zone de déplétion avec une vitesse qui reproduit le délai de coupure de la diode. Si le composant est dans un état de température stable, la reproductibilité de l'instant du démarrage du champ électrique dépend particulièrement de la précision des phases de courant direct et de courant inverse. Le courant direct, correctement contrôlé, induira une quantité de charge reproductible de pulse à pulse. L'instant de déclenchement du courant inverse jouera, elle, sur l'évacuation de ces charges. On voit que l'aspect temporel, dans le cas de la polarisation dynamique des diodes DSRD n'est pas seul en compte, mais que la précision des niveaux d'injection contribue à la réduction de la dispersion des déclenchements, donc à la réduction du jitter.

Par ailleurs, le circuit de polarisation de la diode est un circuit de puissance à Mosfet rapides, mais il n'a pas été optimisé pour le jitter. En lien avec la thèse de Vergne, nous pensons qu'il est possible d'agir sur ce circuit, en le remplaçant par des interrupteurs déclenchés par laser.

Ainsi, le générateur répondant à des objectifs à moyen terme pourrait être une combinaison d'interrupteurs optiques de moyenne puissance, associé à des étages à diode DSRD haute tension forte puissance crête. Cela résume nos idées sur ce problème.

L'étape suivante consiste à fabriquer en salle blanche, des échantillons représentatifs pour évaluer l'influence des paramètres précédents. Les acquis se basent sur des réalisations de notre partenaire dans le domaine 6 et 10kV, et nous allons reprendre ces procédés en les adaptant à la nouvelle conception. Le tableau suivant rend compte des propriétés comparatives des matériaux :

<i>Matériau</i>	E_g (eV)	μ_n ($cm^2/V.s$)	μ_p ($cm^2/V.s$)	v_{sat} ($10^7 cm/s$)	E_c (MV/cm)	λ_{th} ($W/cm.K$)	ϵ_r
<i>Si</i>	1,1	1 350	600	1	0,3	1,5	11,8
<i>GaAs</i>	1,4	8 500	400	2	0,4	0,5	12,8
<i>GaP</i>	2,3	350	100	1,4	1,3	0,8	11,1
<i>GaN</i>	3,3	900	150	1,5	3,3	1,3	9
<i>SiC – 3C</i>	2,2	900	40	2	1,2	4,5	9,6
<i>SiC – 4H</i>	3,26	1 000	115	2	2,9	4,5	10
<i>SiC – 6H</i>	3	380	70	2	2,7	4,5	9,7
<i>C</i>	5,45	1 900	1 600	2,7	5,6	20	5,5

TABLE 1.1: comparaison des propriétés physiques des matériaux semi-conducteurs à 300 K. E_g : bande d'énergie interdite, μ_n et μ_p : mobilités des porteurs de type N et P, v_{sat} : vitesse de saturation des porteurs, E_c : champ de claquage, λ_{th} : conductivité thermique, ϵ_r : permittivité relative.

Notons les performances comparatives du SiC-4H par rapport au Si, ainsi que celles du SiC-3C par rapport au SiC-4H.

Les performances suivantes résultent d'un compromis :

- tenue en haute tension,
- chute de tension en conduction directe,
- pertes de commutation à fréquences de répétition élevées.

De plus, un travail important est à réaliser pour minimiser les défauts des composants provenant des wafers eux-même. La réalisation des packages haute tension est un challenge lui aussi.

Le bonding doit faire l'objet d'une étude particulière. Le bonding par fils présente l'inconvénient d'ajouter des inductances non voulues au circuit, et donc de déformer l'onde. Le bonding à billes, utilisé pour les circuits numériques FPGA haute vitesse est une meilleure solution.

Du côté du générateur de test, la structure temporelle des impulsions de courant est primordiale. Il s'agit d'inverser le courant dans un temps déterminé après le courant principal, typiquement quelques dizaines de nanosecondes. Le réglage doit faire appel à une commande numérique de type FPGA, où le délai optimal est trouvé par balayage sur plusieurs impulsions.

Concernant la synchronisation, nécessaire pour notre application, nous envisageons la régulation en température de l'ensemble du circuit impulsif du générateur. Le synchronisme temporel pourrait nous permettre d'ajuster pulse à pulse, le délai entre onde directe et onde inverse. En effet, ce délai est évalué à une précision de une nanoseconde, et peut s'améliorer si l'électronique est adaptée. Il faut donc une électronique de commande, numérique ou non, sensible à 10ps par exemple, pour obtenir des jitter équivalents, en supposant que le délai de commutation est constant pour l'électronique de puissance.

L'objectif de notre projet consiste à la réalisation d'un générateur d'impulsions brèves à forte fréquences de répétition, mettant en œuvre un étage de diode DSRD en technologie SiC, étage que nous aurons étudié dans les limites du temps imparti.

Les performances que nous recherchons actuellement sont en définitive les suivantes :

OBJECTIFS DE PERFORMANCES DU GENERATEUR

PARAMETRE	OBJECTIF	COMMENTAIRE
gamme de tensions crêtes	5 À 10 kV	1 étage d'une diode
Temps de montée en tension	100ps	De 10 à 90%
Fréquence de récurrence	> 1MHz	en mode Burst
Jitter	< 100ps	
courant crête	NA	< 200A

Comme expliqué précédemment, ces objectifs finaux dépendent de la technologie et de la réalisation du générateur. Il est donc important de fixer des objectifs indépendants pour les différentes étapes du projet. En principe, un générateur peu performant n'atteindra pas ces objectifs, ou incomplètement, mais **devrait** permettre la comparaison de performances des diodes DSRD dans leur état d'intégration.

II 2 État des connaissances

Avant d'aborder cette question, il convient de mentionner l'interrupteur à fermeture par déclenchement optique, développé notamment par XLIM Limoges et qui fait par exemple l'objet d'une thèse [][[VERGNE]]]. Naturellement, cet interrupteur représente une intéressante alternative pour nos applications. Néanmoins, comme expliqué dans ce document, et en mode linéaire, il présente :

- un coût encore élevé, incluant la source laser,
- une mise en œuvre délicate et une robustesse à optimiser,
- une limitation en courant (50A) et tension crête aux bornes des contacts,
- des fréquences de récurrence limitées par les pertes en commutation.

(Le mode avalanche ne permet pas des fréquences de récurrence importantes et augmente le jitter)

Ces dernières limitations ne sont pas aisées à surmonter dans un proche avenir. Ce composant peut s'avérer utile pour des configurations de déclenchement isolées (interrupteur flottant)

Les premiers travaux sur les commutateurs à ouverture à l'état solide remontent aux publications russes sur les diodes Silicium. Le principe de commutation par inversion de courant, et évacuation des charges des porteurs minoritaires a été établi expérimentalement.

Ce travail de base a été suivi par une thèse [][[CHUDOBIAK]] dans laquelle des structures larges de diodes pin ont été simulées et des prototypes fabriqués. Les tensions étaient de l'ordre du kV, et le dopage P de la zone intrinsèque a montré des propriétés supérieures en commutation. A l'occasion de ce travail, un générateur d'impulsion réel est décrit.

Les diodes développées par les laboratoires russes ont fait l'objet d'un transfert de licence aux USA, par l'intermédiaire de la société Moose Hill Enterprise. Celle-ci, aujourd'hui annonce qu'elle commercialise ces composants, mais en réalité vend des générateurs d'impulsions intégrés. Par la suite, des sociétés européennes semblent avoir obtenu des accord, par exemple la société allemande FID GmbH . On ne trouve pas de réalisation industrielle en France, même avec des diodes DSRD Silicium.

On retrouve peu de contributions scientifiques traitant de la commutation DSRD par la suite, sinon l'emploi des diodes DSRD dans des générateurs, réalisés par des laboratoires pour le compte des accélérateurs. En effet, les impulsions haute tension rapide sont utilisées pour les kickers -c'est-à-dire des déviateurs de faisceaux d'électrons par commutations rapides de champs électriques- avec des fréquences de récurrence importantes, typiquement 100kHz.

Nous avons réalisé une pré-étude au Lal/Dacc en 2016, pour l'évaluation des schémas pratiques de générateurs inductifs, par rapport à ces publications. Il s'avère que le principe de décharge de ligne de transmission semble permettre le meilleur contrôle des caractéristiques d'impulsions. Nous avons étudié ce schéma et réalisons actuellement les premières cartes électroniques de commutation.

Parallèlement, nous avons pris connaissance et sommes en contact avec les équipes du laboratoire

Ampère, lesquelles ont une grande expérience de la physique et des procédés de fabrication de semi-conducteurs pour les composants de puissance.

Il se trouve que leurs travaux actuels portent sur les diodes SiC haute tension et le développement de transistor SiC haute tension, et leurs procédés de fabrication sont éprouvés. Cette contribution nous est précieuse. Les documents suivants [LAARIEDH] et [LAZAR] retracent ces procédés, les difficultés, car le SiC ne se traite pas comme le Si, et les solutions qu'ils ont trouvées. En particulier, la grande différence entre ces deux matériaux est la difficulté d'obtention de profil de dopage par implantation dans le SiC. Les expositions aux faisceaux d'ions sont très longues, rendant cette technique non adaptée. Une meilleure solution expérimentée par Ampère est l'épitaxie.

Les résultats de ces fabrications ont servi à un transfert de technologie dans l'industrie, notamment vers la société Ion Beam Services (IBS) à qui le Lal/Dacc a approvisionné une diode de 6kV pour tests. Cette diode, prévue comme une référence de départ, n'est pas optimisée pour des caractéristiques DSRD, et nous prévoyons que ses performances ne seront pas optimales.

Nous rencontrons aussi une évolution récente vers des composants très haute tension jusqu'à 20kV [KIMOTO]. Les principales application étant l'électronique de puissance, nous savons que les convertisseurs comportent souvent des transformateurs. Les performances de ces transformateurs «HF» dépassent encore rarement 500kHz, pour des raisons de pertes des matériaux magnétiques (bien que des transformateurs à air soient envisageables au-dessus)

Il en résulte que la préoccupation relative aux hautes fréquences de répétition demeure le domaine de la communauté des FPP, soit une communauté certes restreinte par rapport à l'électronique de puissance, mais englobant des domaines variés, civils et militaires.

Néanmoins, il apparaît que les caractéristiques -antinomiques- de ces familles de composants d'électronique de puissance, nous renseignent très utilement vers les directions à prendre pour notre commutation en interrupteur à ouverture.

En effet, par exemple, l'épaisseur des anodes et cathodes favoriserait l'accumulation des porteurs minoritaires. Le dopage de la zone intrinsèque joue aussi sur la tenue en haute tension et sur les caractéristiques de courant direct, mais nous recherchons ici des composants de tenue moyenne, disons dans la gamme 6-20kV, donc il est suggéré un dopage médian, pour minimiser les pertes à haute fréquence et la chute de tension en mode direct.

De même, la question de l'objectif de durée de vie des porteurs minoritaires est soulevée. On peut montrer qu'à partir d'une certaine valeur de durée de vie, la rapidité de coupure des diodes DSRD ne s'améliore pas. La valeur de 1µs est un maximum probable pour notre application.

Naturellement, la physique des bandes de conduction d'un cristal SiC donné est l'objet de simulations *abinitio*. Nous ne pouvons les intégrer dans ce projet, quoique il puisse faire partie de prolongements futurs. Il semble en effet intéressant par la suite, de pouvoir prévoir la durée de vie des porteurs par la modélisation des transitions inter-bandes, et des diffusions sur les défauts. Enfin, ces simulations pourraient éclairer sur la tenue des composants aux radiations ionisantes.

Parmi les pré-requis de la fabrication de diodes haute tension figure la fourniture de wafers Silicium, sur lesquels nous pouvons faire croître une épitaxie, ou bien même des wafers SiC. La

société NOVASIC basée au CREHA à Nice, a la possibilité de les fournir, voire de réaliser un profil de dopage spécifié, y compris en dopage intrinsèque P, ce qui constitue une avancée récente et l'une des originalités de ce projet.

Nous avons aussi pris contact avec l'Institut d'Électronique Fondamentale, IEF à Orsay, qui dispose sur sa nouvelle plate-forme C2N des machines de gravure plasma, de lithographie, fours de recuits et d'oxydation pour la fabrication en salle blanche de prototypes académiques en SiC. Nous avons actuellement déposé un projet sur la plate forme Renatec de l'IEF, pour le commencement de fabrication de prototypes à partir mi 2018.

Si une partie du budget est couvert par une convention avec le Lal, nous aurons besoin néanmoins d'un financement complémentaire.

II 3 Évaluation du projet

Trois niveaux d'évaluations sont à envisager, car l'objectif final dépend des étapes successives de l'étude.

On considérera:

- A- l'évaluation de l'étude théorique et des simulations,
- B- l'évaluation des diodes prototypes fabriquées suivi par des caractérisations,
- C- l'intégration dans la source d'impulsions.

A) fera l'objet d'un compte rendu où l'on pourra dégager les compromis de performances par rapport aux géométries de diodes et aux profils de dopage envisagés.

B) doit comprendre des essais de courant direct, de tenue en tension statique, de capacité HF, de résistance, de courant de fuite...Adaptés à la recette d'une diode haute tension.

C) sera constitué de la production d'impulsions dans la gamme 2 à 5kV, 10kV maximum. Les essais seront menés à quelques Hz, mais en rafales (burst) de fréquences 100kHz au minimum, 1MHz en objectif, avec l'enregistrement de formes d'onde en tension. Les formes d'onde en courant ne sont pas contractuelles, mais seront enregistrées pour information.

III. PROGRAMME SCIENTIFIQUE ET TECHNIQUE , ORGANISATION DU PROJET

III.1 PROGRAMME SCIENTIFIQUE ET STRUCTURATION DU PROJET

Le projet suit un ordre logique : définir la conception de la diode par des modèles et simulations, fabriquer des prototypes, les intégrer et les tester en commutation rapide.

Il y a donc 3 activités mises en jeu, lesquelles ne sont pas en interférence, une phase de simulation, une phase de fabrication en salle blanche, et une phase d'intégration électronique.

Le générateur d'impulsions est en phase de construction au Lal/Depacc, au titre de l'activité «modulateurs pour accélérateurs». Son schéma est celui de la publication[[[AKRE]]], c'est-à-dire la décharge d'une ligne de transmission. Il restera donc, lors de l'étude, à intégrer les diodes DSRD sous test au circuit de commutation.

La suite envisagée de ce programme de recherche, pour ce qui concerne l'accélération d'électrons, est l'incorporation du générateur dans un démonstrateur d'accélérateur in-chip, dans la gamme 0-1MeV. Ce projet expérimental est actuellement en discussion au sein du Lal, et nous avons noué aussi une collaboration avec le CEA. Le PSI est directement intéressé par notre gamme d'énergie, et il est possible d'étendre par la suite nos collaborations à un essai de notre module diélectrique sur le SWISSFEL.

Mais les apports de l'étude ne se limitent pas à la réalisation de la haute tension rapide. En effet, la maîtrise des paramètres dynamiques des diodes SiC, orientée dans d'autres directions, nous permet de contribuer à leurs applications comme détecteurs par exemple, et peut nous amener par la suite à évaluer leur résistance aux radiations, tant des faisceaux d'électrons que des photons gamma. Ces contributions à plus long terme, profiteront à la physique nucléaire, à l'espace...

III.2 MANAGEMENT DU PROJET

La direction du projet est menée par le Lal/Depacc, lequel est directement intéressé par les objectifs finaux de mise au point d'une source impulsionnelle rapide. Nous nous appuyerons sur l'aide d'un technicien électronicien pour la mise au point et l'évolution du générateur d'impulsions, notamment de la commande électronique rapide, et d'un stagiaire de master 2 pour les simulations TCAD et la participation aux fabrications en salle blanche.

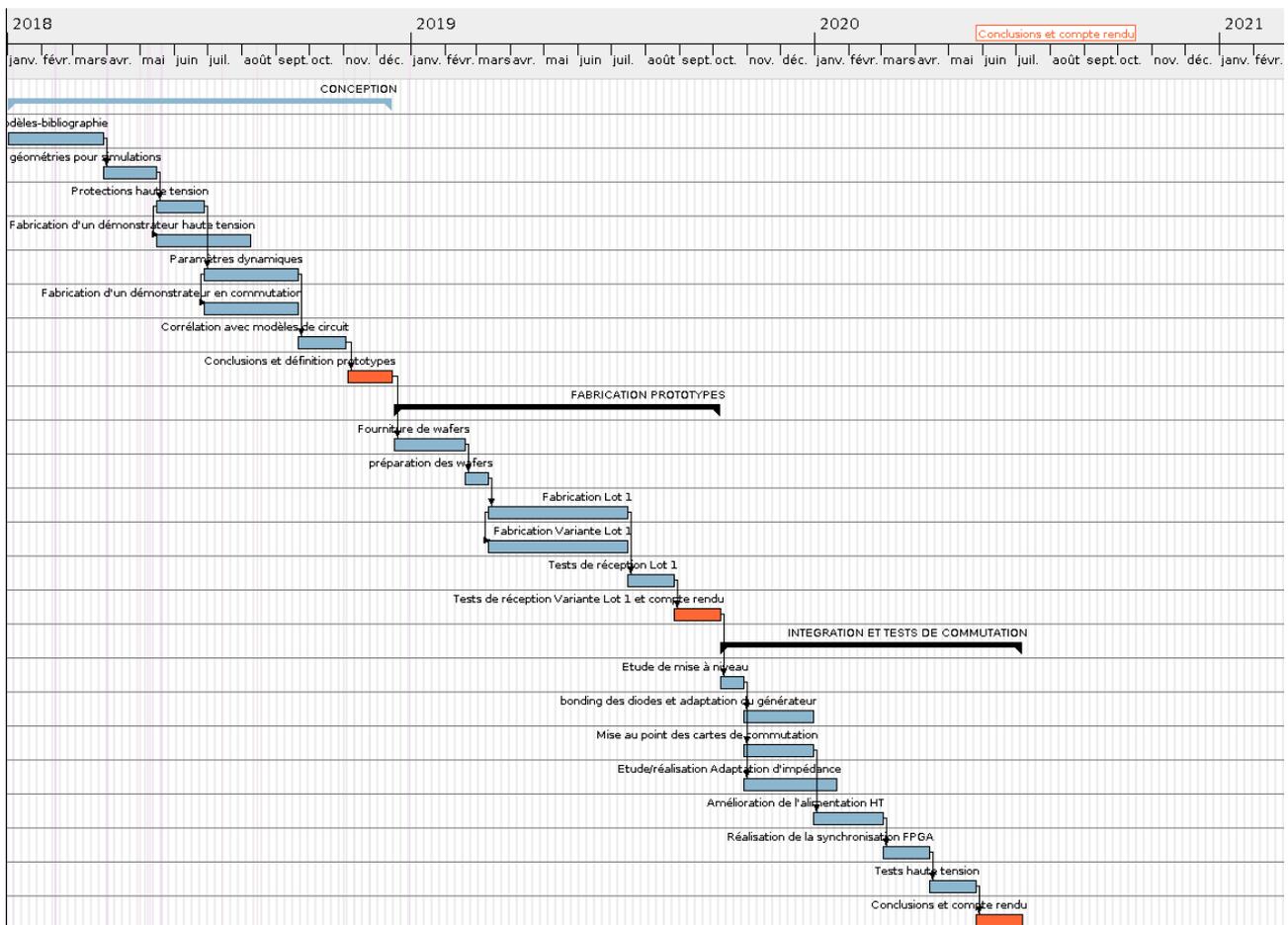
III.3 DESCRIPTION DES TRAVAUX PAR TACHE

swit_sic				
Diagramme de Gantt		Tâches		Ressources
Nom	Date de début	Date de fin	Ressources	
CONCEPTION	02/01/18	14/12/18		
Revue des modèles-bibliographie	02/01/18	28/03/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Premières géométries pour simulations	29/03/18	15/05/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Protections haute tension	16/05/18	27/06/18	Mihai Lazar, Marcin Zielinsky, Master	
Fabrication d'un démonstrateur haute tension	16/05/18	08/08/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Paramètres dynamiques	28/06/18	20/09/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Fabrication d'un démonstrateur en commutation	28/06/18	20/09/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Corrélation avec modèles de circuit	21/09/18	02/11/18	Mihai Lazar, Jean-Luc Babigeon, Master	
Conclusions et définition prototypes	05/11/18	14/12/18	Mihai Lazar, Jean-Luc Babigeon, Master	
FABRICATION PROTOTYPES	17/12/18	07/10/19		
Fourniture de wafers	17/12/18	18/02/19	Mihai Lazar, Marcin Zielinsky	
préparation des wafers	19/02/19	11/03/19	Mihai Lazar, Marcin Zielinsky	
Fabrication Lot 1	12/03/19	15/07/19	Mihai Lazar, Jean-Luc Babigeon, Postdoc	
Fabrication Variante Lot 1	12/03/19	15/07/19	Mihai Lazar, Jean-Luc Babigeon, Master, Postdoc	
Tests de réception Lot 1	16/07/19	26/08/19	Jean-Luc Babigeon, Technicien, Postdoc	
Tests de réception Variante Lot 1 et compte rendu	27/08/19	07/10/19	Jean-Luc Babigeon, Technicien, Master, Postdoc	
INTEGRATION ET TESTS DE COMMUTATION	08/10/19	06/07/20		
Etude de mise à niveau	08/10/19	28/10/19	Jean-Luc Babigeon, Technicien, spécialiste puissance, stagiaire IUT	
bonding des diodes et adaptation du générateur	29/10/19	30/12/19	Jean-Luc Babigeon, Technicien, spécialiste bonding	
Mise au point des cartes de commutation	29/10/19	30/12/19	Jean-Luc Babigeon, spécialiste puissance, stagiaire IUT	
Etude/réalisation Adaptation d'impédance	29/10/19	20/01/20	Jean-Luc Babigeon, spécialiste puissance, stagiaire IUT	
Amélioration de l'alimentation HT	31/12/19	02/03/20	Jean-Luc Babigeon, spécialiste puissance, stagiaire IUT	

Réalisation de la synchronisation FPGA	03/03/20	13/04/20	Jean-Luc Babigeon, stagiaire IUT
Tests haute tension	14/04/20	25/05/20	Jean-Luc Babigeon, Technicien, spécialiste puissance, stagiaire IUT
Conclusions et compte rendu	26/05/20	06/07/20	Mihai Lazar, Jean-Luc Babigeon, spécialiste puissance

A noter que dans ce dernier tableau et dans le Gantt ci-dessous,, la mention « Postdoc » est à remplacer par « master »

II.4 CALENDRIER DES TACHES , LIVRABLES ET JALONS



III.4.1 Justification des tâches

Tache n°1: CONCEPTION

Revue des modèles – bibliographie

Il est nécessaire de disposer d'évaluations analytiques dans la mesure du possible, pour guider les simulations TCAD. Une collecte bibliographique sera menée et des calculs plus ou moins élaborés seront proposés à l'aide de progiciels simples de type scilab ou python. La bibliographie comprendra un résumé sur les méthodes de conception haute tension, et l'aspect dynamique en lien avec des spécialistes de semi-conducteurs au Lal ou dans les laboratoires voisins.

Premières géométries pour simulations

Ces géométries, planes, entrent dans les données de TCAD, c'est-à-dire que nous négligeons l'épaisseur du canal. Cette approximation doit être justifiée. Notons que sur le plan de la tenue haute tension statique et de la conductivité, c'est le cas, car les diodes étudiées sont limitées à la gamme 20kV et sont à faible courant crête. Les premières géométries n'engloberont pas directement toutes les protections haute tension, mais vraisemblablement déjà le profil mesa.

Protections haute tension

On entend par là toutes les méthodes permettant de réduire les renforcements de champ électrique sur les aspérités diverses du composants, ainsi que dans les zones de dopage inhomogène.

Nous pouvons citer la gravure mesa, les JTE, la passivation, les traitements des électrodes, ...

L'efficacité de ces protections doit être remise en question dans le cadre d'un fonctionnement dynamique. Néanmoins à ce stade nous proposons de mettre en œuvre les protections au champ statique.

Fabrication d'un démonstrateur haute tension

Nous appelons démonstrateur, un circuit n'ayant pas obligatoirement toutes les caractéristiques de la diode finale, traitement des électrodes, bonding, encapsulage, mais dont la conception est orientée vers une performance précise. Un démonstrateur haute tension sera donc un prototype de jonction PiN dont les protections haute tension seront définies et évaluées. Ce démonstrateur peut se décliner en différentes versions. Cette étape sera simultanée avec l'étape d'étude 14, de telle sorte que l'on puisse valider mutuellement les simulations et les réalisations. Ce démonstrateur sera fabriqué à l'IEF selon les lignes générales données par le projet de fabrication déposé sur le site renatec. Ces lignes reprennent les procédures de [Huang]

Paramètres dynamiques

Il est d'abord nécessaire de définir ces paramètres et surtout de définir leur caractérisation. En effet, la rapidité de commutation par exemple, est bien définie si le montage de test en commutation est

performant. Plutôt que de définir une performance opérationnelle, il faudra la mettre en correspondance avec une quantité mesurable dans des conditions spécifiées : temps de montée de 10 à 90 %, dI/dt sur une impédance bien définie, etc...

Une fois défini l'objectif de performance, l'étude consiste d'une part à recenser les éléments contribuant à la rapidité de commutation, en principe l'évacuation des porteurs minoritaires, mais aussi à isoler les limites physiques (mobilité ?, dimensions?, matériau ?) de la commutation haute tension. Les performances atteintes dans le cadre d'intervalles de gaz sont dans la gamme de 10ps []. Peut-on envisager de telles performances avec l'état solide ?

Dans tous les cas, la conception statique précédente des points 14 et 28 sera revue dans le sens du comportement dynamique : modification de géométrie, de profil de dopage, modification de protections, ...

Fabrication d'un démonstrateur en commutation

Un prototype de jonction PiN sera réalisé sans encapsulage ni bonding. Les caractéristiques en seront donc indépendantes. La connexion au circuit sera assurée sur une carte électronique, l'ensemble éventuellement immergé dans l'huile.

Corrélation avec modèles de circuit

Les grandeurs physiques précédentes seront traduites dans un modèle Spice, et un schéma de générateur sera testé sous Spice avec ce modèle, pour rendre compte des performances.

On s'appuiera sur l'étude bibliographique pour la correspondance. Il n'est pas dit que le modèle standard de diode de Spice (coefficient d'idéalité, tenue en tension statique, durée de vie des porteurs...) puisse correctement traduire le modèle TCAD. Des simulations complémentaires avec des modèles ou circuits équivalents seront nécessaires.

Conclusions et définitions de diodes prototypes

Le compte rendu des conclusions de cette partie, résume les éléments de conception et spécifie la fabrication des lots de diodes prototype.

Tache n°2 FABRICATION

Fourniture de Wafers

L'étude de conception précise notamment si les wafers devront être en Si, avec une croissance épitaxiale de SiC ou directement en SiC. De plus, la société NOVASIC est à même de réaliser des profils de dopage, en configuration N et/ou P. Cela sera précisé et décidé. Le budget attribué concerne la dernière éventualité, la plus onéreuse.

Fabrication Lot 1

Nous nous attendons à une reprise de fabrication, et nous la prévoyons dans le projet pour deux raisons :

- la fabrication aboutit à une version très peu performante, ou un réel problème de qualité (tenue haute tension, défauts...) qui nous incite à la reprendre avec les mêmes caractéristiques mais avec des précautions accrues,

- les résultats de l'étude de conception montrent qu'il subsiste une indétermination dans les choix, par exemple l'intérêt de fabriquer des versions PnN et PpN, où bien encore deux profils de dopage très différents, etc...

D'un autre côté, la durée limitée du projet à 24 mois exclue une étude exhaustive de toutes les configurations, c'est pour cela que nous avons prévu une durée importante pour l'étude de conception, espérant atteindre une solution physique représentative et adaptée à nos objectifs.

Le nombre de prototype dépend de la surface de wafers approvisionnée, et de la durée des fabrications. Il sera de à 3 wafers pour chaque lot.

La fabrication est prévue à l'Institut d'Electronique Fondamentale d'Orsay (IEF), fabrication pour laquelle nous avons déposé un projet en file d'attente. Ce projet, basé sur une conception de diode SiC-4H haute tension du laboratoire Ampère, n'a pas été refusé par les équipes de l'IEF, et est compatible avec leurs équipements. Notons que par rapport à la plate forme lyonnaise ou le laboratoire AMPERE fabrique ses prototypes, la salle blanche de l'IEF est mieux équipée (en bâtis de gravure, dépôt de couches minces, fours). Un transfert technologique vers cette salle blanche est déjà envisagé par AMPERE pour ses projets académiques puisque cette plate forme est mieux adaptée aux nouvelles tailles de wafers SiC disponibles actuellement. De plus avec la création de la nouvelle plate forme C2N (fusion avec les moyens du LPN) on disposera également d'un four de recuit très haute température JIPELEC pour le recuit du SiC post-implantation. Des prototypes SiC ont déjà été fabriqué à l'IEF au début des années 2000 pour Thales.

Fabrication variante du Lot 1

Même principe que pour la tâche précédente. On notera que les délais sont simultanés. Ceci n'est pas compatible avec la première raison citée plus haut (aléas de fabrication), par conséquent dans la réalité, un délai de décalage risque d'intervenir.

Tests de réception du Lot 1

Ces tests sont les vérifications classiques de sortie de fabrication d'un composant : résistance, tenue haute tension statique, chute de tension en mode direct, capacité,... et seront réalisés à l'IEF et au Lal.

Tests de réception variante du Lot 1

Idem tâche 50.

Tache n°3 INTEGRATION ET TESTS DE COMMUTATION

Etude de mise à niveau du générateur

Notre prototype de générateur, en onde lente, n'est pas configuré pour les impulsions sub nanoseconde du projet, ce poste permettra de détailler toutes les actions, mécaniques, électroniques, et le programme de développement et réalisations des postes suivants

Bonding des diodes et adaptation du générateur

La première étape sera de réaliser le bonding et/ou de le sous-traiter à une société spécialisée. Si les modèles de bonding le permettent, nous chercherons à évaluer le comportement hyperfréquence de la technologie par des logiciels de type HFSS.

L'encapsulage sera ensuite abordé, dans une configuration préférentielle d'implantation sur circuit imprimé (version CMS). Actuellement le composant de référence de la société IBS n'est pas CMS.

Il sera nécessaire d'installer le composant directement dans une ligne de profil hyperfréquence, par exemple de type strip line, c'est l'objet d'un complément d'étude où on définira les géométries d'implantation et la réalisation pratique de l'adaptation d'impédance.

Mise au point des cartes de commutations

Nous compléterons notre pré étude par la confirmation du choix technologique de commutation et nous réaliserons un ensemble prototype de cartes avec de premiers tests de fonctionnement sous faibles tensions de l'ordre de 200V

Amélioration de l'alimentation HT

L'alimentation actuelle n'est pas assez puissante, pour des raisons de conception. Nous serons amenés à revoir la conception en découpage dur, ou bien refaire un pont de puissance en découpage à résonance.

Réalisation de la synchronisation FPGA

Il s'agit d'insérer la deuxième commutation induisant l'inversion de courant traversant la diode DSRD, dans un délai précis à une dizaine de ns après la fin de la commutation en courant direct. L'instant précis est approximativement calculable mais il est préférable d'ajuster les déclenchements et les délais par une carte FPGA. Cette carte disposera soit d'un capteur de courant, soit d'un retour sur la haute tension de sortie de la diode. L'optimisation peut se faire soit par un balayage progressif des délais et la recherche du maximum en sortie, soit pulse à pulse, la dernière solution étant plus difficile.

Tests haute tension

Le composant et le circuit d'adaptation seront installés dans notre générateur et les tests seront conduits à une tension comprise en nominal entre 2 et 5kV, à différents niveaux de tension, et à fréquences faibles.

L'étape suivante sera d'élever la fréquence en mode Burst, en contrôlant la montée en température éventuelle du composant. Les formes d'onde de tension seront enregistrées.

Le projet se terminera par les conclusions des essais, donnant les performances du générateur et le lien avec les performances des diodes DSRD.

Les répartitions et implications des intervenants sont récapitulées par le tableau suivant :

Nom	Rôle	Taux moyen %	Catégories
Mihai Lazar	Chercheur	15 <x< 30	CR1
Marcin Zielinsky	Chercheur	100	IR
Jean-Luc Babigeon	Chef de projet	>35	IE
Technicien	Electronicien	10 <x<20	AI
Master	Physique des semi-conducteurs	100	M2
Master	Physique des semi-conducteurs	100	M2
Spécialiste Bonding	Electronicien	10	IE

IL y a trois jalons :

- A- Le rapport de conception menant à la fabrication des prototypes,
- B- La présentation des prototypes du Lot 1
- C- Le rapport d'essais en commutation des diodes intégrées au générateur.

III.5 JUSTIFICATION SCIENTIFIQUE DES MOYENS DEMANDES

III.5.1 Partenaire 1 : Le Laboratoire de l'Accélérateur Linéaire, département Accélérateurs (Lal/Depacc)

– Evolution de l'alimentation haute tension du générateur et des circuits de commutation

Le Lal/Dacc développe actuellement un générateur d'impulsions subnanoseconde, logé dans une baie modulaire, comprenant plusieurs coffrets. Son état est le suivant :

- Alimentation HT : Tension jusqu'à 4kV, cadence maximale 10Hz, sur capacité 20 μ F. La puissance est limitée par une ancienne conception en découpage dur, il est très souhaitable de revoir entièrement l'alimentation pour augmenter cette puissance, par exemple en découpage dur optimisé ou en découpage à résonance. Nous avons les possibilités de le faire en interne.
- Circuits d'impulsions: actuellement un circuit en onde lente, donnant des ondes biexponentielles sur 20 Ohm. Ce circuit a été développé pour tester les commandes électroniques.
- Circuit subnanoseconde : suite à notre étude en 2016, des cartes de déclenchement prototypes ont été fabriquées et sont actuellement en montage. Nous espérons des résultats d'ici quelques semaines. Il apparaît probable qu'il soit nécessaire d'optimiser des cartes de déclenchement à l'issue des essais. L'ensemble de la commutation sera logé dans un coffret 19" dont les plans d'implantation sont réalisés.
- Commande électronique : une commande est développée à base de microcontrôleur dans un petit coffret de la baie. Toutes les liaisons entre coffrets sont à fibres optiques.
- Interface d'injection pour la mesure des impulsions de sortie : comme cela a été évoqué, la sortie du générateur doit s'insérer dans une implantation de type hyperfréquence, la diode sera probablement "immergée" dans une ligne de transmission. Il nous semble important de pouvoir prolonger la ligne de transmission sur plusieurs dizaines de cm, et d'assurer une impédance contrôlée. Nous souhaitons pour notre projet une impédance de l'ordre de 1kOhm. En réalité le problème d'impédance est beaucoup plus complexe, nous devons adapter un émetteur de champ de type Fowler Nordheim. Nous avons déjà modélisé ce type d'impédance, il reste à développer un filtre RF adapté.

Les frais d'études sont calculés sur le barème majorés CNRS d'ingénieur d'étude et d'Assistant Ingénieur, ainsi que sur des barèmes forfaitaires d'un stagiaire IUT et d'un stagiaire master 2. Chaque somme est pondérée du nombre d'heures indiqué, ainsi que du taux d'occupation spécifié au tableau précédent. Ce mode de calcul a été appliqué aux deux autres partenaires. Le tableau rend compte du coût total du projet, à titre indicatif. Nous en déduisons le budget sollicité de l'ANR

III.5.2 Partenaire 2 : LABORATOIRE AMPERE

Les frais sont calculés sur la base d'heures d'ingénieur expert, à partir des barèmes majorés du CNRS, portant sur un Chargé de Recherche niveau 1, 5 eme échelon.

Les frais de recrutement portent sur un Master

Ingénieur salle blanche Master	1,6 k€/an
Présence sur la plate forme IEF	4 k€/an
Communications à des conférences nationales et internationales:	1.5 k€
Réunion de projet :	1 k€/an
Autres dépenses de fonctionnement	
Masques de photolithographie	10k€
Le prix unitaire varie entre 300 et 600€	
Consommables en simulations des composants	5k€

Licences et parts machines	
Consommables en caractérisation	4k€
Micromanipulateurs, pointes...	

III.5.3 Partenaire 3 : la société NOVASIC

- frais d'approvisionnement des wafers et de réalisation de profils de dopage. Ces frais sont calculés sur une estimation de 12 Wafers de bonne qualité. Il nous semble indispensable de travailler sur des échantillons avec le moins de défauts possibles.

- heures d'ingénieur expert : NOVASIC assiste le Lal/Depacc dans la cohérence de la fabrication par rapport aux wafers livrés et travaille en collaboration avec le groupe LA/INSA. Les frais sont calculés sur la base du taux applicable par NOVASIC, pondéré par le taux d'occupation comme précédemment, et aussi pondéré par la fraction de l'investissement de l'État accordée dans ces circonstances, soit 45%.

- compléments de frais de fabrication à l'IEF ;note, le Lal dispose d'une convention avec l'IEF dans laquelle peut entrer notre projet, mais cette convention ne couvre pas l'ensemble des fabrication, seulement l'accès aux installations.

- Frais de bonding : Plusieurs sociétés réalisent des bondings sur demande, notamment à billes Le devis est un forfait pour l'ensemble des échantillons. A noter que nous ne connaissons pas vraiment le coût actuel d'un bonding haute performance puisque les techniques pourraient être aménagées lors de notre étude, aussi nous avons pris un seuil haut de 1k€ en moyenne par composant comme une opération spécifique, sans réduction liée aux 12 diodes.

- Frais de gestion de projet : ils sont calculés sur la base Ingénieur d'Etude précédente, pondérée par une activité de 2 jours par mois pendant la durée du projet.

- Frais de mission

Les frais s'entendent à condition de bénéficier gratuitement d'un jeton de la licence de TCAD Sentaurus, propriété d'un autre service du Lal avec lequel nous avons des échanges scientifiques. Le laboratoire Ampère dispose par ailleurs de Sentaurus

L'IEF d'Orsay n'est pas considéré comme partenaire officiel du projet, mais comme prestataire malgré qu'il soit associé comme valideur, à la définition des fabrications qui sera faite par AMPERE.

La récapitulation des coûts figure dans le tableau ci-après

RECAPITULATION DES COUTS Eu HT	Lal/Dacc =	stage	stage	Stage					Lal/Dacc	Partenaire				
	INSA LYON=	technicien	master	master	Technicien CNRS	Ing	Appros	Personnel	appros	(Lab Ampère)	Personnel	appros	Personnel	appros
Temps compté en mois	NOVOSIC=	rémunération	(IUT)	(M2)	mensuelle	(AI)	Eu HT	CNRS	CNRS	UMR 8607	UMR 8607	UMR 5005	UMR 5005	NOVOSIC
	nb mois	apprenti		(M2)				(IE)				(CR1)		(IR)
CONCEPTION DES DIODES														
Revue des modèles – bibliographie	3		4800					16545				9235,5		
Premières géométries pour simulations	2		3200					11030				6157		
Protections haute tension	1,5		1200									7388,4		1406,25
Fabrication d'un démonstrateur haute tension	3		960					3309				11082,6		
Paramètres dynamiques	2		1600					6618				6157		
Fabrication d'un démonstrateur en commutation	2		640					2206				3694,2		
Corrélation avec modèles de circuits	1,5		1600					8272,5				2308,875		
Conclusions	1		1600					5515				615,7		
FABRICATION PROTOTYPES														
Fourniture de wafers (NOVASIC)	1,5												13200	4218,75
Coûts infrastructure et finition échantillons (polissage)	0,5											615,7		1406,25
Fabrication Lot 1 (IEF)	4			6400				11030				14776,8		12329,25
Fabrication Variante Lot 1 (IEF)	4			6400				11030				14776,8		
Tests de réception Lot 1	1,5			2400	5824,5			4136,25				923,55		
Tests de réception Variante Lot 1 et compte rendu	1			1600	3883			5515				615,7		
EVOLUTION DU GENERATEUR														
Etude de mise à niveau	0,5	740						2757,5				461,775		
BONDING														
Mise au point des cartes de commutation	1,5				582,45			1654,5	15000			582,45		
Amélioration de l'alimentation HT	1,5	2220						8272,5	6000			1385,325		
réalisation de la synchronisation FPGA	2	2960						11030	3000					
Tests haute tension	1	1480			388,3			5515				1847,1		
Conclusions et compte rendu	1							5515				2770,65		
INTERFACE D'INJECTION POUR MESURE DES IMPULSIONS														
Etude d'adaptation d'impédance	1	1480						5515				615,7		
Réalisation d'adaptateur d'impédance	1	1480						1103	5000			923,55		
Autres coûts Ampere													19000	
Utilisation plate-forme IEF													15000	
Communication scientifique									1500				1500	
Services externes NOVASIC														1500
MISSIONS									4000				11500	1500
FRAIS DE GESTION 8 %														
TOTAUX GENERAUX														
AMPERE					16800,00							86934,375	60200	
NOVOSIC														7031,25
LAL/Dacc			12580	15600	10678,25			134841,75						15329,25
TOTAUX PAR PARTENAIRE								218200	44500			147134,375		22360,5
TOTAL PROJET								387695						
TOTAL DES PARTENAIRES Eu HT														
FRAIS DE GESTION 8 %								72680				77000		22360,5
PROJET POUR DEMANDE ANR								5814,4				6160		

IV. PRESENTATION DU PARTENARIAT

Partenaire 1 : Laboratoire de l'Accélérateur Linéaire (Lal), Département Accélérateurs Dacc

Le Département Accélérateurs du Lal est constitué d'une équipe spécialiste de conception d'accélérateurs et de leurs composants dans le domaine d'accélération RF pour Linacs ; notre équipe est impliquée dans la construction du nouveau synchrotron ThomX et conduit des développements dans l'accélération Laser-Plasmas. L'accélération RF en particulier, implique de nombreux métiers comme la conception d'éléments d'optique magnétique, l'électronique rapide, le laser, la conception en RF de puissance, les canons, le calcul de transport de faisceaux... Les générateurs haute et très haute tension pour les modulateurs demandent une expertise électrotechnique et RF de puissance. Enfin, Le Lal/Dacc a l'expérience pratique du fonctionnement d'accélérateurs car il a construit sur le site d'Orsay, le photo-injecteur PHIL et la station de conditionnement de coupleurs avec la société Thales..

Partenaire 2 :Laboratoire AMPERE

Le laboratoire AMPERE a comme objectif scientifique de gérer et utiliser de façon rationnelle l'énergie dans les systèmes en relation avec leur environnement. Avec un socle autour de trois disciplines, le Génie Électrique, l'Automatique et la Microbiologie environnementale, les recherches au laboratoire AMPERE s'articulent autour d'un spectre relativement large de domaines de compétences:

- de l'approche système, à l'automatique, au génie électrique, en passant par l'électromagnétisme et la bio-ingénierie
- du matériau, au composant et au système
- du statique aux hautes fréquences (GHz)
- des recherches fondamentales à la recherche industrielle

Avec quatre tutelles (CNRS, ECL, LABORATOIRE AMPERE et Univ. Lyon 1), réparti géographiquement entre les trois sites universitaires lyonnais, le laboratoire AMPERE est structuré en trois départements, MIS, Energie Electrique et Bio-ingénierie et 7 priorités scientifiques.

Partenaire 3 : Société NOVASIC

La société française NOVASiC est mondialement reconnue pour son expertise dans le domaine du polissage des matériaux semiconducteurs, tels que: SiC, GaN, AlN, ZnO, saphire, diamant, Ge, SiGe, CdZnTe, SiO₂ etc ... Cette expertise comprend le polissage et la préparation epi-ready des plaquettes après la découpe, la planarisation des couches épitaxiales et le recyclage des plaques défectueuses. Depuis 2006, l'activité de polissage de NOVASiC est certifiée ISO 9001 (version 2000). Les membres de l'équipe de polissage sont auteurs ou co-auteurs de nombreuses publications

scientifiques sur la préparation de surface de matériaux à large bande interdite (SiC, GaN, AlN et ZnO).

Parallèlement, NOVASiC a acquis un solide savoir-faire dans le domaine de l'épitaxie SiC, couvrant l'homo-épitaxie de 4H-SiC, l'hétéroépitaxie de 3C-SiC sur Si et le développement de réacteur CVD. Cette expertise, acquise en partie grâce à la participation aux programmes de coopération, couvre entre autres la fabrication des couches de 4H-SiC pour les dispositifs unipolaires 600V, 1200V et, plus récemment, 3.3kV.

L'activité épitaxie de NOVASiC est hébergée par le laboratoire CRHEA-CNRS à Valbonne,

IV.1 DESCRIPTION , ADEQUATION ET COMPLEMENTARITE DES PARTENAIRES

Le Département accélérateurs du Lal est impliqué dans la réalisation de systèmes entrant dans les accélérateurs. Il a souvent vocation d'intégrateur, même si nous sommes amenés à simuler des composants dans l'environnement accélérateur, au niveau électromagnétique, thermique, ionisant, mécanique...

Concernant la partie générateur et production d'impulsions ultra-brèves, nous sommes à même de les prendre en charge.

Nous ne sommes pas spécialistes semi-conducteur, mais l'émergence de nouvelles techniques d'accélération nous amènent, voire nous incitent fortement à nous intéresser/préoccuper aux nanotechnologies et à la physique des composants.

S'agissant des semi-conducteurs, particulièrement du SiC, le laboratoire Ampère et l'INSA nous sont complémentaires, et ce d'autant qu'ils ont un historique important en salle blanche. Leur assistance est donc très recommandée pour nos fabrications à l'IEF.

Malgré tout, la première phase de fabrication, l'épitaxie, est très délicate, même pour un laboratoire spécialisé comme l'INSA. **Nous nous appuyons sur la société NOVASIC** dont c'est le métier, laquelle utilise par ailleurs les équipements du CNRS/CREA à Nice, et qui travaille étroitement avec laboratoire AMPERE. NOVASIC est au fait des techniques les plus récentes d'épitaxie pour l'obtention de profils de dopage donnés, surtout sur des zones intrinsèques dopées P.

L'objectif général des recherches menées à Ampère consiste à gérer et utiliser de façon rationnelle l'énergie dans les systèmes en relation avec leur environnement. Ampère se situe à la croisée de 3 disciplines scientifiques, Génie Électrique, Automatique et Microbiologie environnementale, avec une volonté forte de développer des recherches aux interfaces, tout en conservant une excellence dans les disciplines de base.

Le laboratoire AMPERE travaille sur les composants SiC depuis le début des années 90. Aujourd'hui le laboratoire AMPERE a une expérience approfondie dans le design des composants de puissance SiC, leur réalisation en salle blanche ainsi que leur caractérisation électrique.

Ces recherches ont été réalisées dans le cadre de plusieurs ANR, projets industriels et collaborations internationales. Des études de faisabilité validant l'intérêt du SiC pour la réalisation de composants et systèmes intégrés de puissance ont conduit à la réalisation de nombreux démonstrateurs. Des briques élémentaires pour l'intégration en SiC de circuits de commande de composants unipolaire et bipolaire ont été développées.

Ces dernières années le laboratoire AMPERE a étendu le spectre de ses recherches aux composants en Diamant aussi bien en termes de conception de diodes Schottky et bipolaires ainsi que de développement de briques technologiques spécifiques comme la gravure.

Plus de 100 articles ont été présentés dans des conférences internationales ou publiés dans des revues internationales. Plusieurs brevets concernant des composants spécifiques en SiC ont été déposés.

IV.2 QUALIFICATION DU COORDINATEUR DU PROJET

Jean-Luc BABIGEON :

de formation initiale, DEA en physique atomique à l'Université d'Orsay, j'ai travaillé aux Constructions Navales à Paris, dans le domaine de la Compatibilité Electro-magnétique. J'ai passé par la suite une grande partie de mon exercice professionnel dans l'industrie, notamment comme chef de projet en instrumentation, CEM et haute tension, puis comme concepteur de générateurs d'impulsions en haute tension, avant de rejoindre le CNRS en 2011 comme responsable du fonctionnement de sources de puissances pour accélérateurs.

Depuis 2016, j'entreprends des travaux de conception et de recherche autour des mécanismes de photo-émission, des sources d'électrons et des accélérateurs diélectriques.

L'un des objectifs est l'élaboration d'un démonstrateur expérimental, premier étage d'un accélérateur diélectrique futur pour les hautes énergies. dans la gamme sub-relativiste 0-100keV.

L'autre objectif, contribuant à cette conception, est la modélisation de l'interaction laser des matériaux de photo-cathode de nouvelle génération en impulsion, et leur simulation par exemple par des codes en Théorie Fonctionnelle de la Densité (DFT). A ce titre, j'ai suivi récemment l'école Abinit organisée par le CEA de Bruyères le Chatel.

Depuis mon arrivée au CNRS, j'ai soumis des contributions à des conférences, soit au titre d'ingénieur puissance, mon activité première, soit plus récemment au titre de ces nouveaux projets.

- Strobl 2014 (Université de Vienne, Mathématiques appliqués): «Particle Accelerators: control & optimization problem for power sources»

Antalya 2015 (Pulsed power conference) : Field assisted DC-pulsed cathodes for next generation light sources and accelerators»

Roscoff 2015 (journées accélérateurs): «Augmentation de fréquence de l'accélérateur PHIL, dimensionnement d'éléments magnétiques du modulateur»

J'ai déposé plusieurs brevets, dont un en électronique de puissance, en 2013. Je suis co-auteur d'un article dans Phys Rev, portant sur l'émission de champ en mode pulsé

IV.3 QUALIFICATION , ROLE ET IMPLICATION DES PARTICIPANTS

Mihai LAZAR :

Mihai Lazar, chargé de recherche au CNRS est affecté au laboratoire AMPERE depuis 2002.

Par son travail d'animation scientifique et technique il a notamment mis en place les bases d'un "pôle technologique SiC lyonnais" basé sur 3 équipes de recherches sur le SiC (AMPERE - ex CEGELY, LMI, INL - ex LPM), une salle blanche lyonnaise (NANOLYON) et un service d'accélérateurs (IPNL) pour le dopage par implantation ionique du SiC.

Ce travail s'est matérialisé par le financement d'équipements pour ces plate formes et laboratoires dans le cadre de plusieurs programmes dont le PPF intitulé " Pôle technologique SiC pour la gestion de l'énergie".

Il a été également coordinateur responsable ou participant d'autres projets type il a été participant dans d'autres projets terminés ou en cours de type : Européen KIC, ANR JCJC, ANR blanc, industriels, DGA, BQR, PEPS – CNRS.

Il est auteur ou co-auteur de 83 papiers dans des revues internationales et 91 communications dans des conférences internationales dans le domaine de la technologie des composants grand-gaps, notamment SiC.

Marcin ZIELINSKI :

Ingénieur Recherche et Développement chez NOVASiC S.A., responsable de l'activité épitaxie SiC. Ingénieur de physique technique de Politechnika Warszawska (1991); Doctorat en physique des solides de l'Université Pierre et Marie Curie, Paris VI (1997); HDR en physique de l'Université de Nice (2013). Expert en épitaxie de carbure de silicium et caractérisation de matériaux semi-conducteurs, en charge du développement et de l'optimisation des procédés d'épitaxie. Responsable de l'épitaxie SiC dans plusieurs projets nationaux et internationaux (G²REC, Nanosens, NetFISiC, FilSiC, CHALLENGE). Auteur ou co-auteur de plus de 100 publications dans le domaine des matériaux semi-conducteurs, dont 80 sur le carbure de silicium.

Le tableau récapitulatif des implications et rôles des participants figure ci-après

Partenaire	Nom	Prénom	Emploi actuel	Implication sur la durée du projet en personne.mois	implication sur la durée totale du projet en personne.mois
Laboratoire de l'Accélérateur Linéaire, Département Accélérateurs	BABIGEON	Jean-Luc	Ingénieur ITA	21,6	Coordinateur scientifique, participe aux fabrications à l'IEF, met au point l'intégration des diodes dans le générateur et conduit des simulations de concepteur
LABORATOIRE AMPERE	LAZAR	Mihai	Chargé de Recherche	14,11	Chercheur spécialiste dans la physique des semi-conducteurs et en élaboration et procédés salle blanche
SOCIETE NOVASIC	ZIELINSKY	Marcin	Ingénieur de Recherche	2,5	Chercheur spécialiste dans la physique des semi-conducteurs et en épitaxie de couches dopées
LABORATOIRE AMPERE	Master2	X	X	9,8	Master 2 avec profil électronique des semi-conducteurs
Laboratoire de l'Accélérateur Linéaire, Département Accélérateurs	Assistant Ingénieur	Permanent choisi au Lal		2,8	Electronicien ou Electrotechnicien
Laboratoire de l'Accélérateur Linéaire, Département Accélérateurs	Apprenti ou licence pro	X	X	9,8	Electronique numérique et analogique
Laboratoire de l'Accélérateur Linéaire, Département Accélérateurs	Master2	X	X	9,8	Simulation semi-conducteurs

V. STRATEGIE DE VALORISATION , DE PROTECTION ET D ' EXPLOITATION DES RESULTATS , IMPACT GLOBAL DE LA PROPOSITION

V.1 Valorisation

La valorisation concerne :

- l'expertise de conception de diodes spécifiques (notamment de l'effet DSRD pour lequel nous sommes pour l'instant dépendants de sources extérieures), Mis à part NOVASIC, nous sommes en lien avec la société IBS, qui constitue une capacité très intéressante de fabrication intégrée française de semi-conducteurs spécifiques, à l'heure où il est difficile de trouver des filières de proximité.
- la technologie de générateurs de haute tension rapides, à faible jitter et forte fréquence de découpage, que nous pouvons transférer à l'industrie. Nous sommes en lien avec plusieurs fabricants en France, (Sigmaphi, ITHPP) les applications accélérateurs -mis à part les techniques photo-field - pouvant être les kickers,
- plus généralement, nous pouvons prendre contact avec des biologistes, ou dans le domaine médical, pour l'application électrophorèse; le CNRS de Dunkerque, pour les équipements de diagnostic de l'atmosphère, peut constituer une possibilité d'application pour un émetteur THz pulsé. Ce sont ici des débouchés à plus long terme.

V.2 Protection

Le dépôt d'un brevet (ou plusieurs) est prévu suite aux travaux conduits dans ce projet. Ainsi, en fonction des résultats la propriété intellectuelle sera envisagée.

Comme nous allons mener beaucoup de travaux conjointement, la politique de publication sera conduite surtout en commun, à l'exception de la partie la moins significative des travaux, sur la base des résultats partagés obtenus dans le cadre du projet.

La publication des résultats non confidentiels sera faite à travers des journaux internationaux ainsi que des contributions dans des conférences nationales et internationales avec un fort impact sur le milieu industriel concerné par nos travaux.

Des séminaires seront également organisés où des scientifiques mondialement reconnus seront invités afin de confronter et améliorer les travaux que nous développons dans ce projet. A travers les nombreuses collaborations nationales et internationales de nos laboratoires nous avons déjà le choix parmi un éventail important de personnalités du monde institutionnel et industriel.

Dans cet esprit un site internet relatif au projet sera aussi réalisé. Nous prévoyons également une interface intranet-sécurisée pour la communication entre les partenaires.

Les développements spécifiques technologiques, de simulation et de caractérisation, déjà existants ou poursuivis dans ce projet resteront la propriété des partenaires concernés. Chaque partenaire, en fonction de ses résultats et de la propriété intellectuelle - s'y rattachant, pourra valoriser son travail.

Les développements conduits autour de ces plate-formes pourront être valorisés à plusieurs titres, soit auprès des industriels désirant le test ou la fabrication de leur produit via ce support, soit auprès d'autres universitaires qui pourront également bénéficier des plate formes que nous envisageons de développer.

V.3 IMPACT GLOBAL DE LA PROPOSITION

Le projet s'inscrit dans la recherche de performances et de fiabilisation des équipements impulsionsnels de puissance utilisés aussi bien par la DGA que par les installations de physique nucléaire.

On mentionne ici :

- la compacité, la consommation électrique, la durée de vie des sources impulsionsnelles, et plus particulièrement les commutateurs dont l'évolution va vers l'état solide, les nouveaux matériaux et les déclenchements par lasers,
- les fréquences de récurrence élevées et les faibles jitters : nous passons des fréquences kHz aux fréquences MHz, le domaine temporel passe des microsecondes aux nanosecondes avec des précisions accrues, ce qui est difficile à obtenir quand les sorties dépassent le kV.

Des collaborations futures pour la fabrication des semi-conducteurs spécifiques sont envisageables avec l'Institut Saint Louis (ISL)

Les retombées pour notre laboratoire sont l'utilisation possible des diodes SiC pour les détecteurs en physique des particules, pour le programme Atlas. L'augmentation des performances escomptées par rapport aux diodes actuelles en Silicium, en tenue aux radiations, en température, en haute tension rendent cette alternative intéressante à moyen terme.

Enfin, la mise au point d'une source impulsionsnelle entre directement dans la conception de sources d'électrons pour accélérateurs compacts, et servira directement à un démonstrateur au CNRS.

V BIBLIOGRAPHIE

Bibliographie

- BENOIT: Benoît MARTIN, Etude et conception d'un étage de mise en forme d'impulsions ultra-large-bande de forte puissance, 2008
Institute of Electrophysics, Russian Academy of Sciences, Ural Division, Ekaterinburg, Russia
- UVARIN: V. Uvarin, D. Kuznetsov, S. Lyubutin, B. Slovikovskii, Compact pulsed electron beam source ELIS, 2002
- MERENSKY: Lev M. Merensky, Alexei F. Kardo-Sysoev, Alexander N. Flerov, Alex Pokryvailo, Doron Shmilovitz, A Low-Jitter 1.8-kV 100-ps Rise-Time 50-kHz Repetition-Rate Pulsed-Power Generator, 2009
Tel Aviv University
- SHMILOVITZ: SHMILOVITZ, 6-kV, 130-ps rise-time pulsed-power circuit featuring cascaded compression by fast recovery and avalanche diodes, 2011
- SOUTHERN: , pulsed power research, 2011
- aloffe Institute of Russian Academy of Sciences, 26, Polytechnicheskaya St. Petersburg 194021, Russia
- ACREO AB, Electrum-233, SE-16440 Kista, Sweden
- GREKHOV: Igor V. Grekhov a , Pavel A. Ivanov a,* , Dmitry V. Khristyuk a , Andrey O. Konstantinov b , Sergey V. Korotkov a , Tat'yana P. Samsonova, Sub-nanosecond semiconductor opening switches based on 4H-SiC p-n diodes, 2004
Department of Physics and Astronomy, University of Nebraska-Lincoln, Theodore P Jorgensen Hall, Lincoln, NE 68588, USA
- BACH: Roger Bach 1,3 , Damian Pope 2 , Sy-Hwang Liou 1 and Herman Batelaan, Controlled double-slit electron diffraction, 2013
- REBERSEK: Matej Reberšek, Damijan Miklavčič, Advantages and Disadvantages of Different Concepts of Electroporation Pulse Generation, 2011
- CAMPBELL: Drew Campbell, Jason Harper, Vinodhkumar Natham, Funian Xiao, and Raji Sundararajan, A Compact High Voltage Nanosecond Pulse Generator, 2008
Phillips Laboratory
- BAUM: Jan M. Lehr, Carl E. Baum and William D. Prather, Fundamental physical considerations for ultrafast spark gap switching, 1997
- YALAND: GENNADY A. MESYATS, SERGEI D. KOROVIN, VLADISLAV V. ROSTOV, VALERY G. SHPAK, AND MICHAEL I. YALANDIN, The RADAN Series of Compact Pulsed Power Generators and Their Applications, 2004
A. F. Ioffe Physico-Technical Institute, Academy of Sciences of the U.S.S.R., Leningrad, U.S.S.R.
- EFANOV: I. V. GREKHOV, V. M. EFANOV, A. F. KARDO-SYSOEV and S. V. SHENDEREY, POWER DRIFT STEP RECOVERY DIODES (DSRD), 1985
- BABIGEON: Jean-Luc Babigeon, cathodes ns, 2016
- CASE: Michael Garth Case, Nonlinear Transmission Lines for Picosecond Pulse, Impulse and Millimeter-Wave Harmonic Generation, 1993
- VANG: Heu VANG, Optimisation des étapes technologiques pour la fabrication de composants de puissance en carbure de silicium, 2006
- HUANG: Runhua Huang, Conception, suivi de fabrication et caractérisation électrique de composants haute tension en SiC, 2012
- CHUDOBIAK: Michael J. Chudobiak, New Approaches For Designing High Voltage, High Current Silicon Step Recovery Diodes for Pulse Sharpening Applications, 1996
- VERGNE: Bertrand VERGNE, Synthèse d'ondes électriques picosecondes de puissance par commutation optoélectronique – Application aux radars à bande spectrale ultra-large, 2006
- LAARIEDH: Laariedh, F; Lazar, M; Cremillieu, P; Penuelas, J; Leclercq, JL; Planson, The role of

nickel and titanium in the formation of ohmic contacts on p-type 4H-SiC, 2013

LAZAR: M. Lazar ; D. Carole ; C. Raynaud ; G. Ferro ; S. Sejl ; F. Laariedh ; C. Brylinski ; D. Planson ; H. Morel, "Classic and alternative methods of p-type doping 4H-SiC for integrated lateral devices", 2015

KIMOTO: Tsunenobu Kimoto *, Kyosuke Yamada, Hiroki Niwa and Jun Suda, Promise and Challenges of High-Voltage SiC Bipolar Power Devices, 2016

AKRE: R. Akre, A. Benwell, C. Burkhart, A. Krasnykh, T. Tang, A SOLID-STATE NANOSECOND BEAM KICKER MODULATOR BASED ON THE DSRD SWITCH, 2012